

THÈSE : CONTRIBUTION À L'ÉTUDE DU TEST ALÉATOIRE DES SYSTÈMES LOGIQUES

FICHE N° 15535

PRÉSERVER
SAUVEGARDER
VALORISER

Période de fabrication : 1950-1974
Fabricant : fabricant non renseigné
Domaines : Informatique et Communication
Sous-domaines : Ordinateurs
Organisme : ACONIT
Ville : Grenoble (Isère)
Modèle :
Matériaux : Papier, Tissu

Description

Titre traduit : Logical circuit Random testing (thesis)

Cette thèse concernant l'étude des tests aléatoires est datée du 22 mars 1974. Elle est présentée pour l'obtention du titre de docteur ingénieur de l'Université scientifique et médicale de Grenoble, et est passée en lien avec une école d'ingénieur de Mexico. Son auteur, Roberto Manuel Tellez-Giron Lopez, est en effet un mexicain. La présence à Grenoble de ce mexicain reflète qu'à cette époque et de manière pérenne, le Laboratoire d'Automatique de Grenoble entretenait des liens forts avec le Mexique, d'où provenaient de nombreux thésards.

Une thèse de docteur-ingénieur correspond au travail d'une année préparatoire (souvent effectuée dans l'école d'ingénieurs) suivie d'une année en laboratoire, durant laquelle le travail concret du sujet de thèse est réalisé. En France, ce type de thèse a disparu en 1984.

Le sujet de cette thèse est une "Contribution à l'étude du test aléatoire des systèmes logiques". Le document contient 175 pages, de nombreux schémas et photos en noir et blanc montrant des éléments de la machine de test. En fin de thèse est fournie une liste bibliographique de 17 références.

Le travail effectué pour cette thèse, bien que destiné à des applications industrielles (voir la 1ère partie), implique aussi des travaux de recherche théorique en mathématiques et statistiques (voir la 2ème partie). Cette 2ème partie montre aussi la distinction à faire entre le test pour des circuits logiques combinatoires ou pour des circuits logiques séquentiels.

La démarche utilisée dans cette thèse peut être caractérisée comme scientifique, car après avoir réalisé des études théoriques, elle s'appuie sur leur vérification par des moyens expérimentaux. Elle n'est donc pas seulement une démarche technique, comme c'était souvent le cas dans les débuts de l'informatique. En introduisant des études théorique en lien avec un objectif d'application pratique, cette thèse est un exemple du terme « techno-science ». Ce terme est utilisé par les sociologues des sciences pour distinguer la situation au XX^e siècle de celle du XIX^e siècle, lorsque la séparation entre technique et science était encore valide. La situation du XX^e siècle, après la seconde révolution industrielle, correspond à la création de laboratoires de recherche dans les grandes entreprises, ce qui a conduit à imbriquer science et technique, d'où le terme de techno-science.

Utilisation

Ce travail de thèse entre dans le cadre d'un contrat du Laboratoire d'Automatique de Grenoble avec Sescosem, un industriel français des semi-conducteurs, pour le test aléatoire des circuits intégrés logiques en fin de chaîne de fabrication. Sescosem est un industriel du groupe Thomson-CSF, dont un centre de recherche et une usine de fabrication de semi-conducteurs se situent à Saint-Egrève, une commune localisée en périphérie de Grenoble.

Cette thèse est un ancêtre de l'ouvrage plus tardif écrit par René David sur les tests aléatoires des micro-processeurs (Aconit AC_20620). Elle confirme en outre le rôle du LAG comme laboratoire hôte, offrant pour des universités étrangères les moyens d'assurer à leurs étudiants des débouchés vers des formations complémentaires par la recherche ou pour la recherche.

THÈSE

présentée à

L'UNIVERSITÉ SCIENTIFIQUE ET MÉDICALE DE GRENOBLE

et à

L'INSTITUT NATIONAL POLYTECHNIQUE DE GRENOBLE

pour obtenir

LE TITRE DE DOCTEUR-INGÉNIEUR

PAR

Roberto Manuel TELLEZ-GIRON LOPEZ

I.C.E. (MEXIQUE) et I.A. (GRENOBLE)

CONTRIBUTION A L'ETUDE DU TEST ALEATOIRE

DES SYSTEMES LOGIQUES

Soutenue le 22 Mars 1974, devant la Commission d'Examen

Monsieur R. PAUTHENET

Président

Messieurs R. PERRET
C. DURANTE
R. DAVID
P. DESCHITTEUX
E. G. LEON-LOPEZ

} Examinateurs

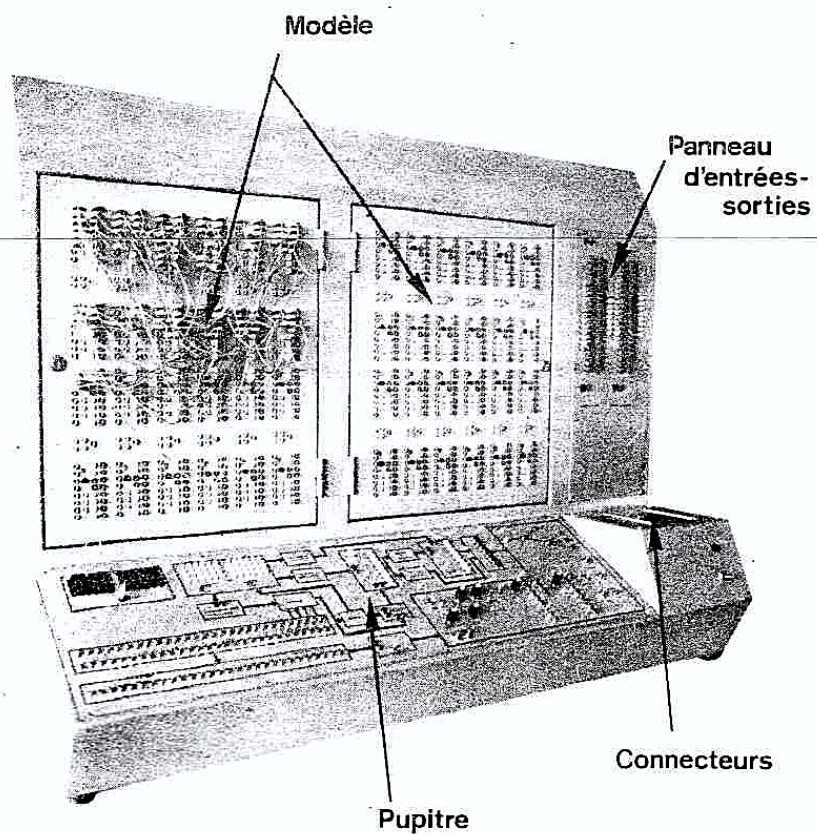
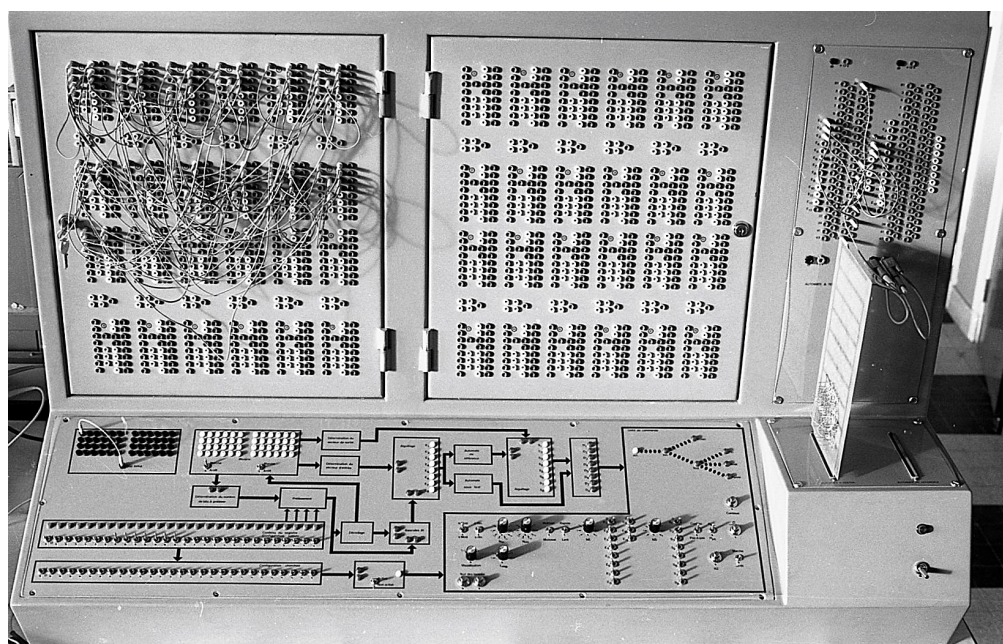
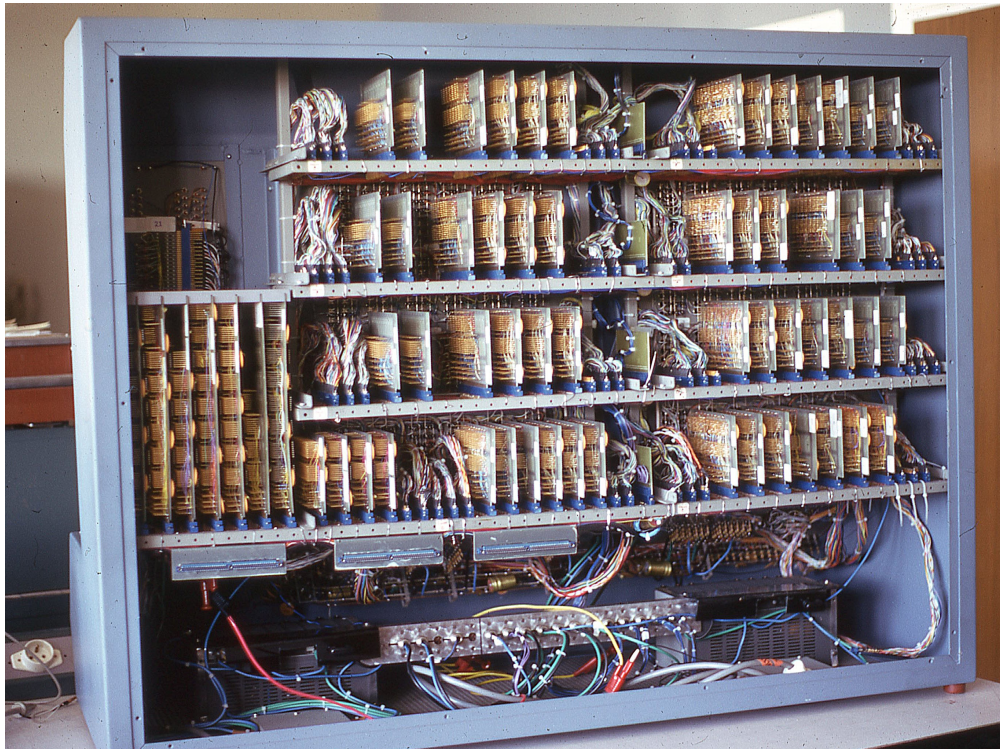
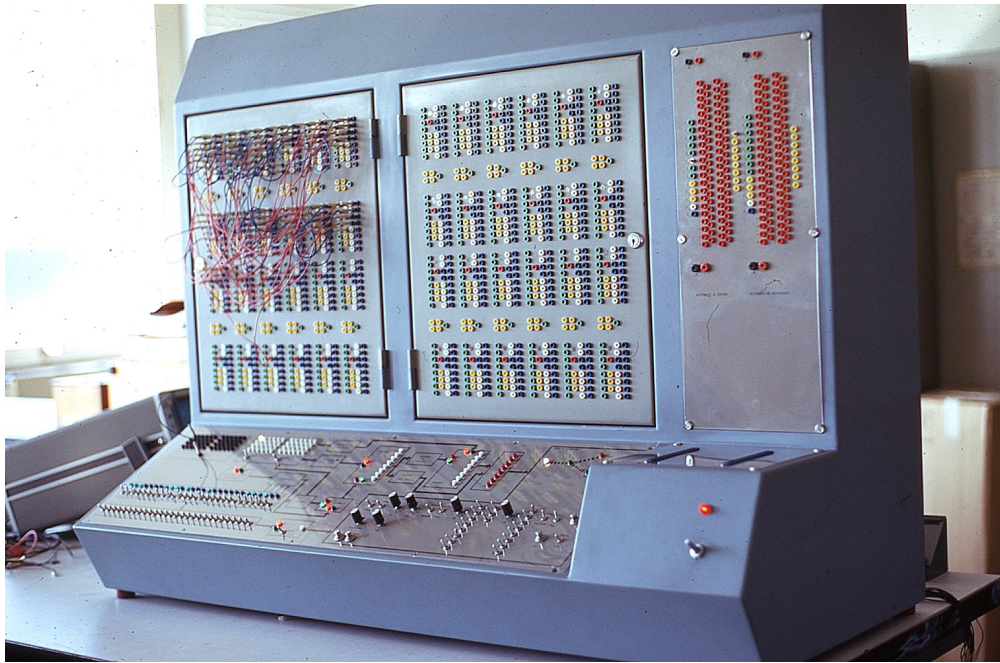


Fig. 6.1





Pour nous citer :

Base de la Mission nationale de sauvegarde et de valorisation du patrimoine scientifique et technique contemporain, PATSTEC, Thèse : Contribution à l'étude du test aléatoire des systèmes logiques (fabricant non renseigné), <https://www.patstec.fr/ressources/objets/detail?id=27771>, consulté le 2026-07-26